

PATENT

Case Docket No. ADVA227.001AUS

Date: April 12, 2005, 2005

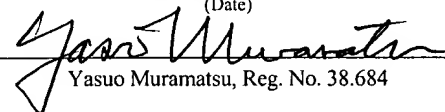
IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s) : Tsuruto Matsui
Appl. No. : 09/853,998
Filed : May 12, 2001
For : PATTERN GENERATOR FOR
SEMICONDUCTOR TEST SYSTEM
Group Art Unit : 2133
Batch No. :
Examiner : Britt, Cynthia H.

I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as first class mail in an envelope addressed to: Assistant Commissioner for Patents, P. O. Box 1450, Alexandria, VA 22313-1450 on

April 12, 2005

(Date)


Yasuo Muramatsu, Reg. No. 38.684

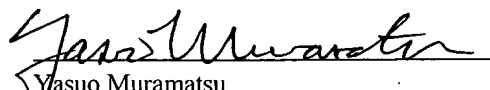
TRANSMITTAL LETTER

ASSISTANT COMMISSIONER FOR PATENTS
P. O. BOX 1450, ALEXANDRIA, VA 22313-1450
ATTENTION: OFFICE OF PATENT PUBLICATIONS

Dear Sir:

Enclosed for filing is the Issue Fee for the above-identified application:

- (X) Form PTOL-85b.
- (X) A check in the amount of \$1,715.00 to cover the issue fee is enclosed.
- (X) Certified copy of JP 2000-152776 under 35 U.S.C. 119.
- (X) Return prepaid postcard.


Yasuo Muramatsu
Registration No. 38,684
Attorney of Record

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2000年 5月19日

出 願 番 号
Application Number:

特願2000-152776

出 願 人
Applicant(s):

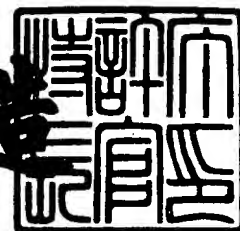
株式会社アドバンテスト

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 5月11日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 ATS8422-1

【提出日】 平成12年 5月19日

【あて先】 特許庁長官 殿

【国際特許分類】 G01R

【発明の名称】 半導体試験装置

【請求項の数】 6

【発明者】

【住所又は居所】 東京都練馬区旭町1丁目32番1号 株式会社アドバン
テスト内

【氏名】 松井 鶴人

【特許出願人】

【識別番号】 390005175

【氏名又は名称】 株式会社アドバンテスト

【代表者】 大浦 溥

【手数料の表示】

【予納台帳番号】 045207

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 不要

【書類名】 明細書

【発明の名称】 半導体試験装置

【特許請求の範囲】

【請求項 1】 被試験デバイス（DUT）の格子状配列のメモリセルにおける対角線方向に対するメモリセルを所定に反転して DUT の書込み／読出し試験を実施する半導体試験装置において、

X アドレスと Y アドレスのアドレス幅が異なる DUT に対しても対角線方向に対して、意図したメモリセルを所定に反転する制御信号を発生する手段を備えて、DUT の書込み／読出し試験を所定に試験実施可能とすることを特徴とする半導体試験装置。

【請求項 2】 被試験デバイス（DUT）の内部に備えるメモリのセル構成は X 方向と Y 方向へ格子状に配列されていて、パターン発生器から出力されて一方の X 方向のアドレス信号として使用されるアドレスを X アドレスとし、他方の Y 方向のアドレス信号として使用されるアドレスを Y アドレスとしたとき、

格子状配列のメモリセルにおける対角線方向に対するメモリセルを所定に反転して DUT の書込み／読出し試験を実施する半導体試験装置において、

X アドレスと Y アドレスのアドレス幅が異なる DUT に対しても対角線方向に対して、意図したメモリセルを所定に反転する制御信号を発生する手段を備えて、DUT の書込み／読出し試験を所定に試験実施可能とすることを特徴とする半導体試験装置。

【請求項 3】 所定に反転する制御信号（これを反転要求信号と呼称）を発生する手段は、所定の対角線上のデータを反転することを対角反転と呼称し、Y アドレスに対して所定のオフセットアドレスを付与して、どの対角線を反転対象とするかを指定する値を対角反転設定値と呼称し、X アドレスの最大値を X アドレス最大値と呼称し、Y アドレスの最大値を Y アドレス最大値と呼称したとき、該反転要求信号を発生する条件式 3 が、

条件式 3：（メモリセルの Y アドレス + 対角反転設定値） & （X アドレス最大値 & Y アドレス最大値）、

に基づいて該反転要求信号を発生することを特徴とする請求項 1 又は 2 記載の半

導体試験装置。

【請求項 4】 所定に反転する制御信号（これを反転要求信号と呼称）を発生する手段は、該対角反転とは直交する逆方向の対角線上のデータを反転することを逆対角反転と呼称し、Y アドレスに対して所定のオフセットアドレスを付与して、どの対角線を反転対象とするかを指定する値を対角反転設定値と呼称し、X アドレスの最大値を X アドレス最大値と呼称し、Y アドレスの最大値を Y アドレス最大値と呼称し、下記条件式 4 の中で “*” 記号は直後にある括弧内の加算結果をビット反転するビット反転記号としたとき、該反転要求信号を発生する条件式 4 が、

条件式 4 : * (メモリセルの X アドレス + 対角反転設定値) & (X アドレス最大値 & Y アドレス最大値)、

に基づいて該反転要求信号を発生することを特徴とする請求項 1 又は 2 記載の半導体試験装置。

【請求項 5】 反転要求信号は、DUT のメモリセルの格子状配列における所定の対角線上のメモリセルに対して反転したデータを書き込んで所定に書込み／読出し試験を行うデータ反転用の制御信号であることを特徴とする請求項 3 又は 4 記載の半導体試験装置。

【請求項 6】 DUT は X 方向と Y 方向へメモリセルを格子配列し、X 方向のメモリセル配列数と、Y 方向のメモリセル配列数とが異なるメモリ構成であるメモリ素子、若しくは複数メモリブロックを内部に備えるメモリ素子、若しくはシステム LSI であることを特徴とする請求項 1 又は 2 記載の半導体試験装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、被試験デバイス（DUT）である半導体メモリの書込み／読出し試験を行う半導体試験装置（メモリ試験装置）のパターン発生に関する。特に、メモリセルのロウ側と、カラム側との配列数が異なる DUT に対して反転用の制御信号である反転要求信号を所定に発生可能とする半導体試験装置に関する。

【0002】

【従来の技術】

従来技術について、図1～図6を参照して以下に説明する。尚、半導体試験装置は公知であり技術的に良く知られている為、本願に係る要部を除き、その他の信号や構成要素、及びその詳細説明については省略する。尚、ここで適用する半導体試験装置は、メモリを試験する専用のメモリ試験装置や、メモリを内蔵するシステムLSIを試験するシステムLSIを試験する半導体試験装置の両方を含むものとする。

【0003】

先ず、図1の半導体試験装置の概念構成図を説明する。主要な構成要素は、タイミング発生器TGと、パターン発生器PGと、波形整形器FCと、ピンエレクトロニクスと、DUTと、論理比較器DCと、フェイルメモリFM内の不良解析メモリAFMと、から成る。

ここで、試験対象のDUT内部のメモリ構成は、通常、複数個のメモリブロックで構成され、各メモリブロック単位に、行（ロウ）アドレス線と列（カラム）アドレス線が備えられている。メモリセルの試験では、隣接したメモリセルとのセル間干渉の有無を検査するときに、注目セルと隣接したメモリセルとの書込みデータを反転させて試験実施される。このときに専用のセルデータ反転機能回路を備えていて、この機能により複雑なデータ反転を高速、且つ容易に隣接セルを自動的に反転できる機能を備えている。

【0004】

メモリを試験するときに使用されるPGは、主にALPG (Algorithmic Pattern Generator) が使用され、この内部に演算手段を備えて、演算しながらDUTへ印加するアドレス情報や書込みデータや制御情報を生成して発生出力する。より具体的には、DUTのICピンであるアドレスピンやデータピンや制御ピン（例えばCE、WE、OE、RAS/CAS等）へ所定の信号を印加するドライバ用パターンや、DCへ供給する良否比較用の期待値パターンEXPや、AFMの内部動作条件を制御するアドレス情報とDUT書込み情報と後述する本願の反転要求信号等の制御情報を発生する。

【0005】

次に、図 2 (a) に示す P G の要部内部ブロック図を説明する。

要部構成は、シーケンス制御部と、アドレス発生部 2 0 0 と、データ発生部 3 0 0 と、制御信号発生部 1 0 0 と、で構成される。これは、タイミング発生器 T G から基準となるクロックを受け取り、基準クロックに同期して、上述したアドレス情報や書込みデータや制御情報を発生する。

【 0 0 0 6 】

データ発生部 3 0 0 は、各種の制御を行ったデータ 3 0 0 s を生成して発生するが、この中の制御の 1 つである反転要求信号 1 1 0 s に着目して以下説明する。

本願に係る反転要求信号 1 1 0 s は、D U T のメモリセルの格子状配列における任意の対角線上のメモリセルに対して他とは異なる反転したデータ、例えば” 1 ” を書き込む試験形態があり、このときに適用される専用の制御信号である。

【 0 0 0 7 】

図 2 (b) に、上記反転要求信号 1 1 0 s の発生に係る要部ブロック図を示して詳細に説明する。ここでは、X アドレスと Y アドレスの信号線の本数が 1 6 本とする具体例で説明する。この構成要素は、対角反転設定レジスタ 1 0 と、加算器 2 0 と、X 側ゲート部 3 2 と、Y 側ゲート部 3 4 と、比較部 4 0 とを備える。

対角反転設定レジスタ 1 0 は、どの対角線を選択するかを指定するための設定値を格納する 1 6 ビット幅のレジスタである。

加算器 2 0 は、1 6 ビットの算術加算器であって、アドレス発生部 2 0 0 から 1 6 ビット幅の Y アドレス信号と、対角反転設定レジスタ 1 0 の設定値とを受けて加算した結果の 1 6 ビットデータ Y A を出力する。尚、加算結果の桁上がりであるキャリーフラグ信号は使用しない。

Y アドレス最大値と X アドレス最大値とは、有効ビット幅を規定するマスクデータであって、1 6 ビット幅のアドレス信号中で、当該 D U T に対応して上位アドレスビット側をマスクするデータである。例えば図 3 に示すメモリセル構成では、有効ビット幅が 2 ビットであるからして、2 進表現で” 0000,0000,0011 ” のマスクデータ値となる。

Y 側ゲート部 3 4 は、Y アドレス最大値と、上記 1 6 ビットデータ Y A の対応

するビットを論理ANDした16ビットの出力結果をY比較データYBとして比較部40へ供給する。

X側ゲート部32は、Xアドレス最大値と、16ビット幅のXアドレス信号の対応するビットを論理ANDした16ビットの出力結果をX比較データXAとして比較部40へ供給する。

比較部40は、16ビット幅のY比較データYBとX比較データXAとを受けて、各対応するビット毎に一致比較して、全てが一致したときのみ反転要求信号110sを発生する。これにより、DUTへの書き込みデータがメモリセルの格子配列に対応して自動的に反転されて書き込みでき、また、DCへ供給する期待値が所定に反転されて正常に良否反転が行われ、AFMへ所定の反転情報が供給される。

従って、上記反転要求信号110sによって、どの対角線を選択するかを指定する対角反転設定レジスタ10への設定値（これを対角反転設定値と呼称）を所望に設定することで、複雑なパターンプログラムを記述すること無く、任意の対角線上のデータを簡単容易に反転する事が可能となっている。

【0008】

上述した反転要求信号110sの発生条件を条件式1で示すと下記のようになる。尚、下記条件式1による任意の対角線上のデータ反転のことを、対角反転と呼称する。前記対角反転するセルとの関係を図3（a）に示す。

条件式1： *（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値

= メモリセルのXアドレス & Xアドレス最大値

ここで、上記条件式1の先頭にある”*”記号は、直後にある括弧内の加算結果のデータをビット反転するビット反転記号であるものと見なす。

また、対角反転とは直交する逆方向の対角線上のデータを反転する条件式2を下記に示す。尚、下記条件式2による反転を、逆対角反転と呼称する。前記逆対角反転と対角反転設定値との関係を図3（b）に示す。

条件式2： （メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値

= メモリセルの X アドレス & X アドレス最大値

【 0 0 0 9 】

次に、図 2 (b) の反転要求信号 1 1 0 s に係る発生回路を用いた対角反転パターン発生の具体例として、同一配列数のメモリセル 4 x 4 の場合において対角反転をする場合について、図 4 のアドレスと反転データの結果を示す関係図と共に説明する。この場合は、メモリセルが 4 x 4 なので X アドレス最大値、Y アドレス最大値ともに #3 である。また、X アドレス、Y アドレスは、共に 0 から始まるものとし、対角反転設定レジスタ 1 0 の設定値は #3 と仮定する。

【 0 0 1 0 】

以下に、上記条件に基づいて、各メモリセル毎の左辺と右辺の演算を X、Y の各アドレス毎に順次示す。

第 1 に、アドレスが $(X, Y) = (0, 0)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & Y アドレス最大値は

$$(0 + 3) \ \& \ 3 = 3$$

条件式の右辺 (メモリセルの X アドレス & X アドレス最大値)

$$0 \ \& \ 3 = 0$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 2 に、アドレスが $(X, Y) = (1, 0)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & Y アドレス最大値は

$$(0 + 3) \ \& \ 3 = 3$$

条件式の右辺 (メモリセルの X アドレス & X アドレス最大値)

$$1 \ \& \ 3 = 1$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 3 に、アドレスが $(X, Y) = (2, 0)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & Y アドレス最大値は

$$(0 + 3) \ \& \ 3 = 3$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$2 \& 3 = 2$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第4に、アドレスが(X,Y)=(3,0)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値は

$$(0+3) \& 3 = 3$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$3 \& 3 = 3$$

となり、左辺 = 右辺 となるため、データが反転する。

【 0 0 1 1 】

第5に、アドレスが(X,Y)=(0,1)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値は

$$(1+3) \& 3 = 0$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$0 \& 3 = 0$$

となり、左辺 = 右辺 となるため、データが反転する。

第6に、アドレスが(X,Y)=(1,1)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値は

$$(1+3) \& 3 = 0$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$1 \& 3 = 1$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第7に、アドレスが(X,Y)=(2,1)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値は

$$(1+3) \& 3 = 0$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$2 \& 3 = 2$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第8に、アドレスが(X,Y)=(3,1)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値は

$$(1+3) \& 3 = 0$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$3 \& 3 = 3$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

【0012】

第9に、アドレスが(X,Y)=(0,2)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値は

$$(2+3) \& 3 = 1$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$0 \& 3 = 0$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第10に、アドレスが(X,Y)=(1,2)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値は

$$(2+3) \& 3 = 1$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$1 \& 3 = 1$$

となり、左辺 = 右辺 となるため、データが反転する。

第11に、アドレスが(X,Y)=(2,2)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値は

$$(2+3) \& 3 = 1$$

条件式の右辺（メモリのセルの Xアドレス & Xアドレス最大値）

$$2 \& 3 = 2$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第12に、アドレスが(X,Y)=(3,2)の時、

条件式の左辺（メモリのセルの Yアドレス + 対角反転設定値） & Yアドレス最大値は

$$(2+3) \& 3 = 1$$

条件式の右辺（メモリのセルの Xアドレス & Xアドレス最大値）

$$3 \& 3 = 3$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

【0013】

第13に、アドレスが(X,Y)=(0,3)の時、

条件式の左辺（メモリのセルの Yアドレス + 対角反転設定値） & Yアドレス最大値は

$$(3+3) \& 3 = 2$$

条件式の右辺（メモリのセルの Xアドレス & Xアドレス最大値）

$$0 \& 3 = 0$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第14に、アドレスが(X,Y)=(1,3)の時、

条件式の左辺（メモリのセルの Yアドレス + 対角反転設定値） & Yアドレス最大値は

$$(3+3) \& 3 = 2$$

条件式の右辺（メモリのセルの Xアドレス & Xアドレス最大値）

$$1 \& 3 = 1$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第15に、アドレスが(X,Y)=(2,3)の時、

条件式の左辺（メモリのセルの Yアドレス + 対角反転設定値） & Yアドレス最大値は

$$(3+3) \& 3 = 2$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$2 \& 3 = 2$$

となり、左辺 = 右辺 となるため、データが反転する。

第 1 6 に、アドレスが (X, Y) = (3, 3) の時、

条件式の左辺（メモリセルの Yアドレス + 対角反転設定値） & Yアドレス最大値は

$$(3 + 3) \& 3 = 2$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$3 \& 3 = 3$$

となり、左辺 ≠ 右辺 となるため、データは反転しない。

【 0 0 1 4 】

上述の演算結果からして、第 4、第 5、第 1 0、第 1 5 の演算では、左辺と右辺の演算結果が一致して反転要求信号 1 1 0 s が出力される結果、図 4 に示すように、意図した正常な反転動作が行われていることが判る。

【 0 0 1 5 】

次に、X方向と Y方向でセル数が異なる場合においては、反転すべきセル位置で正常にデータ反転されないメモリセルがある。この不具合について図 5 と図 6 とを参照して以下に説明する。

条件として、異なる配列数のメモリセル 4 x 8 で、対角反転を行う場合とする。このとき、Xアドレス最大値=#7、Yアドレス最大値=#3となる。また、Xアドレス、Yアドレスは、共に 0 から始まるものとし、対角反転設定レジスタ 1 0 の設定値は#3とする。この時のデータ反転すべき期待のセル位置を図 5 に示す。図 6 は演算結果に基づいて実際にデータ反転されるセル位置を示している。

【 0 0 1 6 】

以下に、上記条件に基づいて、各メモリセル毎の左辺と右辺の演算を X、Y の各アドレス毎に順次示す。

第 1 に、アドレス (0, 0) ~ (3, 0) までは図 4 と同様なので説明を省略する。

第 2 に、アドレスが (X, Y) = (4, 0) の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & Y アドレス最大値は

$$(0+3) \ \& \ 3 = 3$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値）

$$4 \ \& \ 7 = 4$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 3 に、アドレスが $(X, Y) = (5, 0)$ の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & Y アドレス最大値は

$$(0+3) \ \& \ 3 = 3$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値）

$$5 \ \& \ 7 = 5$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 4 に、アドレスが $(X, Y) = (6, 0)$ の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & Y アドレス最大値は

$$(0+3) \ \& \ 3 = 3$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値）

$$6 \ \& \ 7 = 6$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 5 に、アドレスが $(X, Y) = (7, 0)$ の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & Y アドレス最大値は

$$(0+3) \ \& \ 3 = 3$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値）

$$7 \ \& \ 7 = 7$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

このアドレスでは図 5 より、データ反転を期待しているセルであるが、反転が行われない不具合が生じる。

第6に、アドレス(0,1)～(3,1)までは図4と同様なので説明を省略する。

第7に、アドレスが $(X,Y)=(4,1)$ の時、

条件式の左辺(メモリセルのYアドレス + 対角反転設定値) & Yアドレス最大値は

$$(1+3) \ \& \ 3 = 0$$

条件式の右辺(メモリセルの Xアドレス & Xアドレス最大値)

$$4 \ \& \ 7 = 4$$

となり、左辺 \neq 右辺 となるため、データは反転しない

このアドレスでは図5より、データ反転を期待しているセルであるが、反転が行われない不具合が生じる。

第8に、アドレスが $(X,Y)=(5,1)$ の時、

条件式の左辺(メモリセルのYアドレス + 対角反転設定値) & Yアドレス最大値は

$$(1+3) \ \& \ 3 = 0$$

条件式の右辺(メモリセルの Xアドレス & Xアドレス最大値)

$$5 \ \& \ 7 = 5$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第9に、アドレスが $(X,Y)=(6,1)$ の時、

条件式の左辺(メモリセルのYアドレス + 対角反転設定値) & Yアドレス最大値は

$$(1+3) \ \& \ 3 = 0$$

条件式の右辺(メモリセルの Xアドレス & Xアドレス最大値)

$$6 \ \& \ 7 = 6$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第10に、アドレスが $(X,Y)=(7,1)$ の時、

条件式の左辺(メモリセルのYアドレス + 対角反転設定値) & Yアドレス最大値は

$$(1+3) \ \& \ 3 = 0$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$7 \& 7 = 7$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 1 に、アドレス（0、2）～（3、2）までは図 4 と同様なので説明を省略する。

第 1 2 に、アドレスが $(X, Y) = (4, 2)$ の時、

条件式の左辺（メモリセルの Yアドレス + 対角反転設定値） & Yアドレス最大値は

$$(2 + 3) \& 3 = 1$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$4 \& 7 = 4$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 3 に、アドレスが $(X, Y) = (5, 2)$ の時、

条件式の左辺（メモリセルの Yアドレス + 対角反転設定値） & Yアドレス最大値は

$$(2 + 3) \& 3 = 1$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$5 \& 7 = 5$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

このアドレスでは図 5 より、データ反転を期待しているセルであるが、反転が行われない不具合が生じる。

第 1 4 に、アドレスが $(X, Y) = (6, 2)$ の時、

条件式の左辺（メモリセルの Yアドレス + 対角反転設定値） & Yアドレス最大値は

$$(2 + 3) \& 3 = 1$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$6 \& 7 = 6$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 5 に、アドレスが $(X, Y) = (7, 2)$ の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & Y アドレス最大値は

$$(2+3) \ \& \ 3 = 1$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値）

$$7 \ \& \ 7 = 7$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 16 に、アドレス (0, 3) ~ (3, 3) までは図 4 と同様なので説明を省略する。

第 17 に、アドレスが (X, Y) = (4, 3) の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & Y アドレス最大値は

$$(3+3) \ \& \ 3 = 2$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値）

$$4 \ \& \ 7 = 4$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 18、アドレスが (X, Y) = (5, 3) の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & Y アドレス最大値は

$$(3+3) \ \& \ 3 = 2$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値）

$$5 \ \& \ 7 = 5$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 19、アドレスが (X, Y) = (6, 3) の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & Y アドレス最大値は

$$(3+3) \ \& \ 3 = 2$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値）

$$6 \ \& \ 7 = 6$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

このアドレスでは図5より、データ反転を期待しているセルであるが、反転が行われない不具合が生じる。

第20に、アドレスが $(X, Y) = (7, 3)$ の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Yアドレス最大値は

$$(3 + 3) \ \& \ 3 = 2$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値）

$$7 \ \& \ 7 = 7$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

【0017】

上述した演算結果からして、第5、第7、第13、第19の演算では、左辺と右辺の演算結果が不一致により反転要求信号110sが出力されない。この結果、図6に示すように、4カ所で意図した正常な反転動作が行われていないことが判る。このように、X方向とY方向とが異なるメモリセル配列数のDUTの場合においては、一部分で対角反転が正常に機能しない難点がある。

【0018】

これに伴って、上記不具合を回避する複雑な対角反転をパターンプログラムによって記述する必要があり、しかも前記パターンプログラムでは連続的に書込み／読出しの実行ができない結果、デバイス試験のスループットが実質的に低下する難点もある。

【0019】

【発明が解決しようとする課題】

上述説明したように従来技術においては、X方向とY方向とが異なるメモリセル配列数のDUTの場合においては、一部分で反転すべきセル位置で反転要求信号110sが正常に発生されない。この結果、対角反転機能が適用できない難点がある。この点において好ましくなく、実用上の難点がある。

そこで、本発明が解決しようとする課題は、メモリセルのロウ側と、カラム側との配列数が異なるDUTに対しても、DUTへ供給するアドレス信号に基づいて適正にデータ反転信号を発生して試験実施可能な半導体試験装置を提供するこ

とである。

【 0 0 2 0 】

【課題を解決するための手段】

第 1 に、上記課題を解決するために、被試験デバイスの格子状配列のメモリセルにおける対角線方向に対するメモリセルを所定に反転して D U T の書込み／読出し試験を実施する半導体試験装置において、

X アドレスと Y アドレスのアドレス幅が異なる D U T に対しても対角線方向に対して、意図したメモリセルを所定に反転する制御信号を発生する手段を備えて、D U T の書込み／読出し試験を所定に試験実施可能とすることを特徴とする半導体試験装置である。

上記発明によれば、メモリセルのロウ側と、カラム側との配列数が異なる D U T に対しても、D U T へ供給するアドレス信号に基づいて適正にデータ反転信号を発生して試験実施可能な半導体試験装置が実現できる。

【 0 0 2 1 】

第 2 に、上記課題を解決するために、被試験デバイスの内部に備えるメモリのセル構成は X 方向と Y 方向へ格子状に配列されていて、パターン発生器から出力されて一方の X 方向のアドレス信号として使用されるアドレスを X アドレスと呼称し、他方の Y 方向のアドレス信号として使用されるアドレスを Y アドレスと呼称したとき、

格子状配列のメモリセルにおける対角線方向に対するメモリセルを所定に反転して D U T の書込み／読出し試験を実施する半導体試験装置において、

X アドレスと Y アドレスのアドレス幅が異なる D U T に対しても対角線方向に対して、意図したメモリセルを所定に反転する制御信号を発生する手段を備えて、D U T の書込み／読出し試験を所定に試験実施可能とすることを特徴とする半導体試験装置がある。

【 0 0 2 2 】

第 7、図 8 図は、本発明に係る解決手段を示している。

第 3 に、上記課題を解決するために、所定に反転する制御信号（これを反転要求信号 1 1 0 s と呼称）を発生する手段は、所定の対角線上のデータを反転する

ことを対角反転と呼称し、Yアドレスに対して所定のオフセットアドレスを付与して、どの対角線を反転対象とするかを指定する値を対角反転設定値と呼称し、Xアドレスの最大値をXアドレス最大値と呼称し、Yアドレスの最大値をYアドレス最大値と呼称したとき、上記反転要求信号 1 1 0 s を発生する条件式 3 が、

条件式 3 : (メモリセルのYアドレス + 対角反転設定値) & (Xアドレス最大値 & Yアドレス最大値)、

に基づいて上記反転要求信号 1 1 0 s を発生することを特徴とする上述半導体試験装置がある。

【 0 0 2 3 】

第 4 に、上記課題を解決するために、所定に反転する制御信号（これを反転要求信号 1 1 0 s と呼称）を発生する手段は、上記対角反転とは直交する逆方向の対角線上のデータを反転することを逆対角反転と呼称し、Yアドレスに対して所定のオフセットアドレスを付与して、どの対角線を反転対象とするかを指定する値を対角反転設定値と呼称し、Xアドレスの最大値をXアドレス最大値と呼称し、Yアドレスの最大値をYアドレス最大値と呼称し、下記条件式 4 の中で“*”記号は直後にある括弧内の加算結果をビット反転するビット反転記号としたとき、上記反転要求信号 1 1 0 s を発生する条件式 4 が、

条件式 4 : * (メモリセルのXアドレス + 対角反転設定値) & (Xアドレス最大値 & Yアドレス最大値)、

に基づいて上記反転要求信号 1 1 0 s を発生することを特徴とする上述半導体試験装置がある。

【 0 0 2 4 】

また、反転要求信号 1 1 0 s の一態様としては、DUTのメモリセルの格子状配列における所定の対角線上のメモリセルに対して反転したデータを書き込んで所定に書込み／読出し試験を行うデータ反転用の制御信号であることを特徴とする上述半導体試験装置がある。

【 0 0 2 5 】

また、DUTはX方向とY方向へメモリセルを格子配列し、X方向のメモリセル配列数と、Y方向のメモリセル配列数とが異なるメモリ構成であるメモリ素子

、若しくは複数メモリブロックを内部に備えるメモリ素子、若しくはシステム L S I であることを特徴とする上述半導体試験装置がある。

【 0 0 2 6 】

【発明の実施の形態】

以下に本発明を適用した実施の形態の一例を図面を参照しながら説明する。また、以下の実施の形態の説明内容によって特許請求の範囲を限定するものではないし、更に、実施の形態で説明されている要素や接続関係が解決手段に必須であるとは限らない。

【 0 0 2 7 】

本発明について、図 7 と図 8 とを参照して以下に説明する。尚、従来構成に対応する要素は同一符号を付し、また重複する部位の説明は省略する。

【 0 0 2 8 】

図 7 は、本願の反転要求信号 1 1 0 s の発生に係る要部ブロック図である。

本願に係る要部構成で従来と異なる要素は、X 側ゲート部 3 2 b と、Y 側ゲート部 3 4 b である。他の要素は従来と同一であるからして説明を要しない。

【 0 0 2 9 】

図 7 の対角反転機能の条件式 3 を下記に示す。

条件式 3 : (メモリセルの Y アドレス + 対角反転設定値) & (X アドレス
最大値 & Y アドレス最大値)

= メモリセルの X アドレス & (X アドレス最大値 & Y アドレス最大値)

また、逆対角反転についても下記条件式 4 のように変更する事で、X 方向と Y 方向でセル数が異なる場合にも対角反転を行うことが可能となる。

条件式 4 : * (メモリセルの X アドレス + 対角反転設定値) & (X アドレス
最大値 & Y アドレス最大値)

= メモリセルの Y アドレス & (X アドレス最大値 & Y アドレス最大値)

上記条件式 4 の先頭にある” * ” 記号についても、直後にある括弧内の加算結果のデータをビット反転するビット反転記号であるものと見なす。

【 0 0 3 0 】

Y 側ゲート部 3 4 b は、1 6 ビットの Y アドレス最大値と、1 6 ビットの X ア

ドレス最大値と、上記16ビットデータYAの対応するビットを論理ANDした16ビットの出力結果をY比較データYBとして比較部40へ供給する。

【0031】

X側ゲート部32bは、16ビットのXアドレス最大値と、16ビットのYアドレス最大値と、16ビット幅のXアドレス信号の対応するビットを論理ANDした16ビットの出力結果をX比較データXAとして比較部40へ供給する。

【0032】

次に、本願回路構成により、X方向とY方向でセル数が異なる場合においても、正常にデータ反転されることを図8とを参照して以下に説明する。ここで、条件としては、従来同様に、メモリセル4×8に対角反転を行う場合とする。このとき、Xアドレス最大値=#7、Yアドレス最大値=#3となる。また、Xアドレス、Yアドレスは、共に0から始まるものとし、対角反転設定レジスタ10の設定値は#3と仮定する。この時、図8は演算結果に基づいて実際にデータ反転されるセル位置を示している。

【0033】

以下に、上記条件に基づいて、各メモリセル毎の左辺と右辺の演算をX、Yの各アドレス毎に順次示す。

第1に、アドレスが(X,Y)=(0,0)の時、

条件式の左辺(メモリセルのYアドレス + 対角反転設定値) & Xアドレス最大値 & Yアドレス最大値は

$$(0+3) \ \& \ 7 \ \& \ 3 = 3$$

条件式の右辺(メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値)

$$0 \ \& \ 7 \ \& \ 3 = 0$$

となり、左辺 ≠ 右辺 となるため、データは反転しない。

第2に、アドレスが(X,Y)=(1,0)の時、

条件式の左辺(メモリセルのYアドレス + 対角反転設定値) & Xアドレス最大値 & Yアドレス最大値は

$$(0+3) \ \& \ 7 \ \& \ 3 = 3$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$1 \& 7 \& 3 = 1$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第3に、アドレスが(X,Y)=(2,0)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(0+3) \& 7 \& 3 = 3$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$2 \& 7 \& 3 = 2$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第4に、アドレスが(X,Y)=(3,0)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(0+3) \& 7 \& 3 = 3$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$3 \& 7 \& 3 = 3$$

となり、左辺 = 右辺 となるため、データが反転する。

第5に、アドレスが(X,Y)=(4,0)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(0+3) \& 7 \& 3 = 3$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$4 \& 7 \& 3 = 0$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第6に、アドレスが(X,Y)=(5,0)の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & X アドレス最大値 & Y アドレス最大値は

$$(0+3) \ \& \ 7 \ \& \ 3 = 3$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値）

$$5 \ \& \ 7 \ \& \ 3 = 1$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第7に、アドレスが(X,Y)=(6,0)の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & X アドレス最大値 & Y アドレス最大値は

$$(0+3) \ \& \ 7 \ \& \ 3 = 3$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値）

$$6 \ \& \ 7 \ \& \ 3 = 2$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第8に、アドレスが(X,Y)=(7,0)の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & X アドレス最大値 & Y アドレス最大値は

$$(0+3) \ \& \ 7 \ \& \ 3 = 3$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値）

$$7 \ \& \ 7 \ \& \ 3 = 3$$

となり、左辺 = 右辺 となるため、データが反転する。

第9に、アドレスが(X,Y)=(0,1)の時、

条件式の左辺（メモリセルの Y アドレス + 対角反転設定値） & X アドレス最大値 & Y アドレス最大値は

$$(1+3) \ \& \ 7 \ \& \ 3 = 0$$

条件式の右辺（メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値）

$$0 \& 7 \& 3 = 0$$

となり、左辺 = 右辺 となるため、データが反転する。

第 1 0 に、アドレスが $(X, Y) = (1, 1)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & X アドレス最大値 & Y アドレス最大値は

$$(1+3) \& 7 \& 3 = 0$$

条件式の右辺 (メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値)

$$1 \& 7 \& 3 = 1$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 1 に、アドレスが $(X, Y) = (2, 1)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & X アドレス最大値 & Y アドレス最大値は

$$(1+3) \& 7 \& 3 = 0$$

条件式の右辺 (メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値)

$$2 \& 7 \& 3 = 2$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 2 に、アドレスが $(X, Y) = (3, 1)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & X アドレス最大値 & Y アドレス最大値は

$$(1+3) \& 7 \& 3 = 0$$

条件式の右辺 (メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値)

$$3 \& 7 \& 3 = 3$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 3 に、アドレスが $(X, Y) = (4, 1)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & X アドレス最大値 & Y アドレス最大値は

$$(1+3) \ \& \ 7 \ \& \ 3 = 0$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$4 \ \& \ 7 \ \& \ 3 = 0$$

となり、左辺 = 右辺 となるため、データが反転する。

第 1 4 に、アドレスが $(X,Y)=(5,1)$ の時、

条件式の左辺（メモリセルの Yアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(1+3) \ \& \ 7 \ \& \ 3 = 0$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$5 \ \& \ 7 \ \& \ 3 = 1$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 5 に、アドレスが $(X,Y)=(6,1)$ の時、

条件式の左辺（メモリセルの Yアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(1+3) \ \& \ 7 \ \& \ 3 = 0$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$6 \ \& \ 7 \ \& \ 3 = 2$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 6 に、アドレスが $(X,Y)=(7,1)$ の時、

条件式の左辺（メモリセルの Yアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(1+3) \ \& \ 7 \ \& \ 3 = 0$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$7 \ \& \ 7 \ \& \ 3 = 3$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 7 に、アドレスが $(X, Y) = (0, 2)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & X アドレス最大値 & Y アドレス最大値は

$$(2 + 3) \ \& \ 7 \ \& \ 3 = 1$$

条件式の右辺 (メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値)

$$0 \ \& \ 7 \ \& \ 3 = 0$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 1 8 に、アドレスが $(X, Y) = (1, 2)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & X アドレス最大値 & Y アドレス最大値は

$$(2 + 3) \ \& \ 7 \ \& \ 3 = 1$$

条件式の右辺 (メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値)

$$1 \ \& \ 7 \ \& \ 3 = 1$$

となり、左辺 $=$ 右辺 となるため、データが反転する。

第 1 9 に、アドレスが $(X, Y) = (2, 2)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & X アドレス最大値 & Y アドレス最大値は

$$(2 + 3) \ \& \ 7 \ \& \ 3 = 1$$

条件式の右辺 (メモリセルの X アドレス & X アドレス最大値 & Y アドレス最大値)

$$2 \ \& \ 7 \ \& \ 3 = 2$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 2 0 に、アドレスが $(X, Y) = (3, 2)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) & X アドレス最大値 & Y アドレス最大値は

$$(2 + 3) \ \& \ 7 \ \& \ 3 = 1$$

条件式の右辺 (メモリセルの X アドレス & X アドレス最大値 & Y アドレス最

大値)

$$3 \& 7 \& 3 = 3$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 2 1 に、アドレスが $(X, Y) = (4, 2)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) $\&$ X アドレス最大値 $\&$ Y アドレス最大値は

$$(2+3) \& 7 \& 3 = 1$$

条件式の右辺 (メモリセルの X アドレス $\&$ X アドレス最大値 $\&$ Y アドレス最大値)

$$4 \& 7 \& 3 = 0$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 2 2 に、アドレスが $(X, Y) = (5, 2)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) $\&$ X アドレス最大値 $\&$ Y アドレス最大値は

$$(2+3) \& 7 \& 3 = 1$$

条件式の右辺 (メモリセルの X アドレス $\&$ X アドレス最大値 $\&$ Y アドレス最大値)

$$5 \& 7 \& 3 = 1$$

となり、左辺 $=$ 右辺 となるため、データが反転する。

第 2 3 に、アドレスが $(X, Y) = (6, 2)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) $\&$ X アドレス最大値 $\&$ Y アドレス最大値は

$$(2+3) \& 7 \& 3 = 1$$

条件式の右辺 (メモリセルの X アドレス $\&$ X アドレス最大値 $\&$ Y アドレス最大値)

$$6 \& 7 \& 3 = 2$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第 2 4 に、アドレスが $(X, Y) = (7, 2)$ の時、

条件式の左辺 (メモリセルの Y アドレス + 対角反転設定値) $\&$ X アドレス最

大値 & Yアドレス最大値は

$$(2+3) \ \& \ 7 \ \& \ 3 = 1$$

条件式の右辺 (メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値)

$$7 \ \& \ 7 \ \& \ 3 = 3$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第25に、アドレスが(X,Y)=(0,3)の時、

条件式の左辺 (メモリセルのYアドレス + 対角反転設定値) & Xアドレス最大値 & Yアドレス最大値は

$$(3+3) \ \& \ 7 \ \& \ 3 = 2$$

条件式の右辺 (メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値)

$$0 \ \& \ 7 \ \& \ 3 = 0$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第26に、アドレスが(X,Y)=(1,3)の時、

条件式の左辺 (メモリセルのYアドレス + 対角反転設定値) & Xアドレス最大値 & Yアドレス最大値は

$$(3+3) \ \& \ 7 \ \& \ 3 = 2$$

条件式の右辺 (メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値)

$$1 \ \& \ 7 \ \& \ 3 = 1$$

となり、左辺 \neq 右辺 となるため、データは反転しない。

第27に、アドレスが(X,Y)=(2,3)の時、

条件式の左辺 (メモリセルのYアドレス + 対角反転設定値) & Xアドレス最大値 & Yアドレス最大値は

$$(3+3) \ \& \ 7 \ \& \ 3 = 2$$

条件式の右辺 (メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値)

$$2 \ \& \ 7 \ \& \ 3 = 2$$

となり、左辺 = 右辺 となるため、データが反転する。

第28に、アドレスが(X,Y)=(3,3)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(3+3) \ \& \ 7 \ \& \ 3 = 2$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$3 \ \& \ 7 \ \& \ 3 = 3$$

となり、左辺 ≠ 右辺 となるため、データは反転しない。

第29に、アドレスが(X,Y)=(4,3)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(3+3) \ \& \ 7 \ \& \ 3 = 2$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$4 \ \& \ 7 \ \& \ 3 = 0$$

となり、左辺 ≠ 右辺 となるため、データは反転しない。

第30に、アドレスが(X,Y)=(5,3)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(3+3) \ \& \ 7 \ \& \ 3 = 2$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$5 \ \& \ 7 \ \& \ 3 = 1$$

となり、左辺 ≠ 右辺 となるため、データは反転しない。

第31に、アドレスが(X,Y)=(6,3)の時、

条件式の左辺（メモリセルのYアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(3+3) \ \& \ 7 \ \& \ 3 = 2$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$6 \& 7 \& 3 = 2$$

となり、左辺 = 右辺 となるため、データが反転する。

第 3 2 に、アドレスが (X, Y) = (7, 3) の時、

条件式の左辺（メモリセルの Yアドレス + 対角反転設定値） & Xアドレス最大値 & Yアドレス最大値は

$$(3+3) \& 7 \& 3 = 2$$

条件式の右辺（メモリセルの Xアドレス & Xアドレス最大値 & Yアドレス最大値）

$$7 \& 7 \& 3 = 3$$

となり、左辺 ≠ 右辺 となるため、データは反転しない。

【 0 0 3 4 】

上述の演算結果からして、第 4、第 8、第 9、第 1 3、第 1 8、第 2 2、第 2 7、第 3 1 の演算では、左辺と右辺の演算結果が一致して反転要求信号 1 1 0 s が出力される結果、図 8 に示すように、意図した正常な反転動作が実現されていることが判る。

【 0 0 3 5 】

尚、本発明の技術的思想は、上述実施の形態の具体構成例、接続形態例に限定されるものではない。更に、本発明の技術的思想に基づき、上述実施の形態を適宜変形して応用してもよい。

例えば、上述実施例では、対角反転の具体例を示したが、逆対角反転についても、逆対角反転の条件式 4 に対応する回路を備えることで、X方向とY方向とが異なるメモリセル配列の D U T に対して、意図した正常なデータ反転が実現できることとなる。

【 0 0 3 6 】

【発明の効果】

本発明は、上述の説明内容からして、下記に記載される効果を奏する。

上述説明したように本発明によれば、例えば、対角反転の場合では、

条件式 3 : (メモリセルの Y アドレス + 対角反転設定値) & (X アドレス
最大値 & Y アドレス最大値)

に対応する演算手段を具備する構成としたことにより、反転要求信号が正常に発生される。また、逆対角反転についても同様に反転要求信号が正常に発生できる。

この結果、図 8 に示すように、意図した正常な反転動作が実現される。つまり、メモリセルのロウ側と、カラム側との配列数が異なる DUT に対しても、DUT へ供給するアドレス信号に基づいて適正なデータ反転信号を発生可能な半導体試験装置が実現でき、メモリセルの対角のデータを自動的に反転させて高速に試験実施できる利点を得られる。

これに伴って、従来の不具合を回避する複雑な対角反転をパターンプログラムによって記述することが無くなり、デバイス試験のスループットも低下する難点も解消される大きな利点を得られる。

従って本発明の技術的効果は大であり、産業上の経済効果も大である。

【図面の簡単な説明】

【図 1】半導体試験装置の概念構成図。

【図 2】PG の内部ブロック図と、従来の反転要求信号の発生に係る要部ブロック図。

【図 3】対角反転するセルとの関係図。

【図 4】アドレスと反転データの結果を示す関係図

【図 5】データ反転すべき期待のセル位置を示す図。

【図 6】従来の、演算結果に基づいて実際にデータ反転されるセル位置を示す図。

【図 7】本発明の、反転要求信号の発生に係る要部ブロック図。

【図 8】本発明の、演算結果に基づいて実際にデータ反転されるセル位置を示す図。

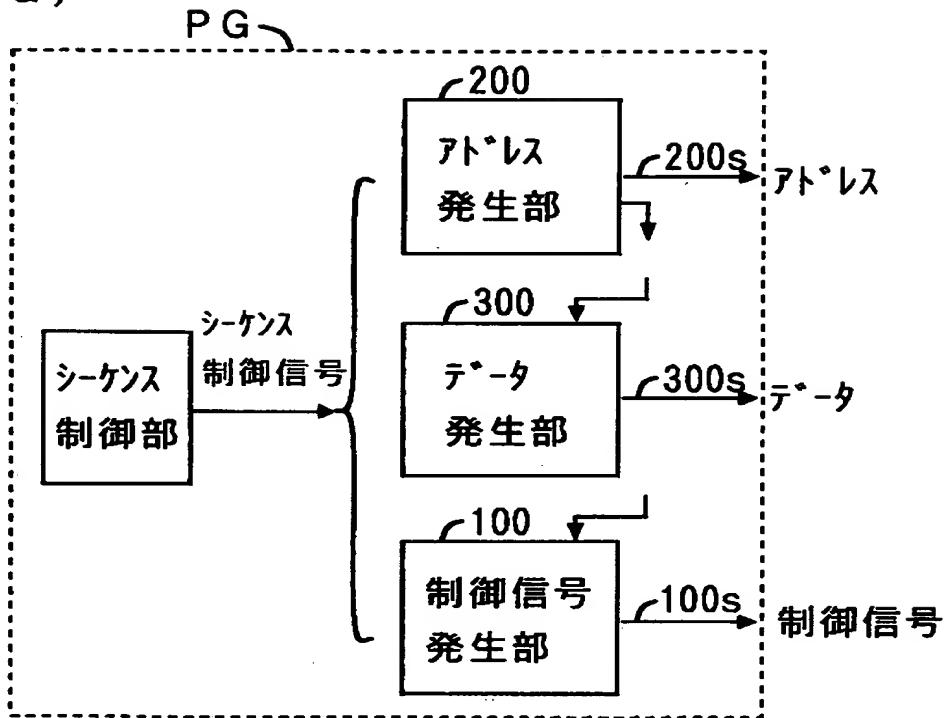
【符号の説明】

- 1 0 対角反転設定レジスタ
- 2 0 加算器

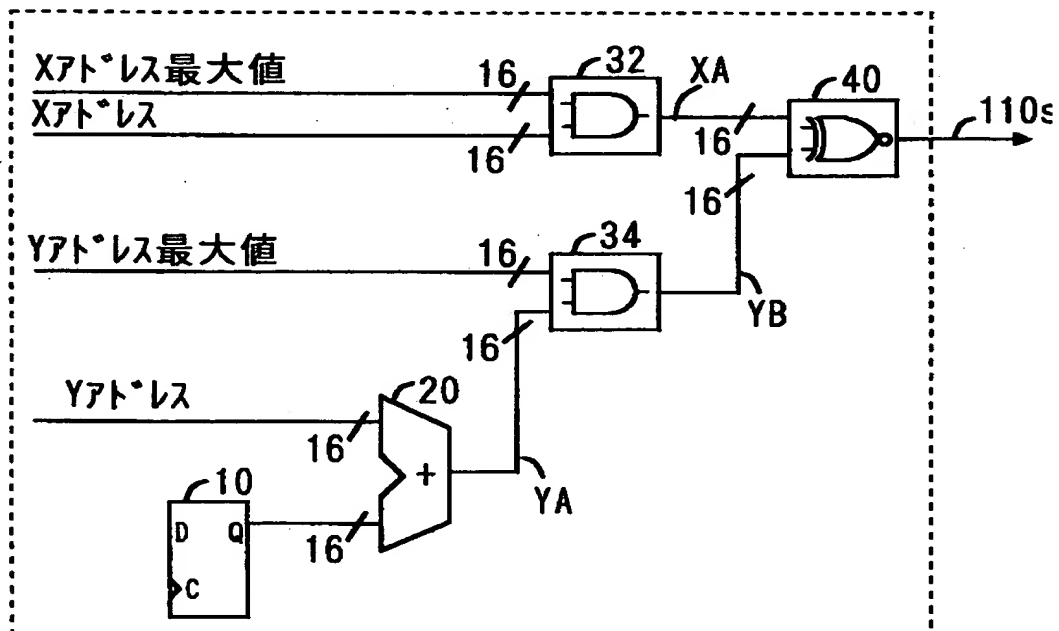
3 2 , 3 2 b X側ゲート部
3 4 , 3 4 b Y側ゲート部
4 0 比較部
1 0 0 制御信号発生部
2 0 0 アドレス発生部
3 0 0 データ発生部
D C 論理比較器
D U T 被試験デバイス
F C 波形整形器
F M フェイルメモリ
P G パターン発生器
T G タイミング発生器

【図 2】

(a)



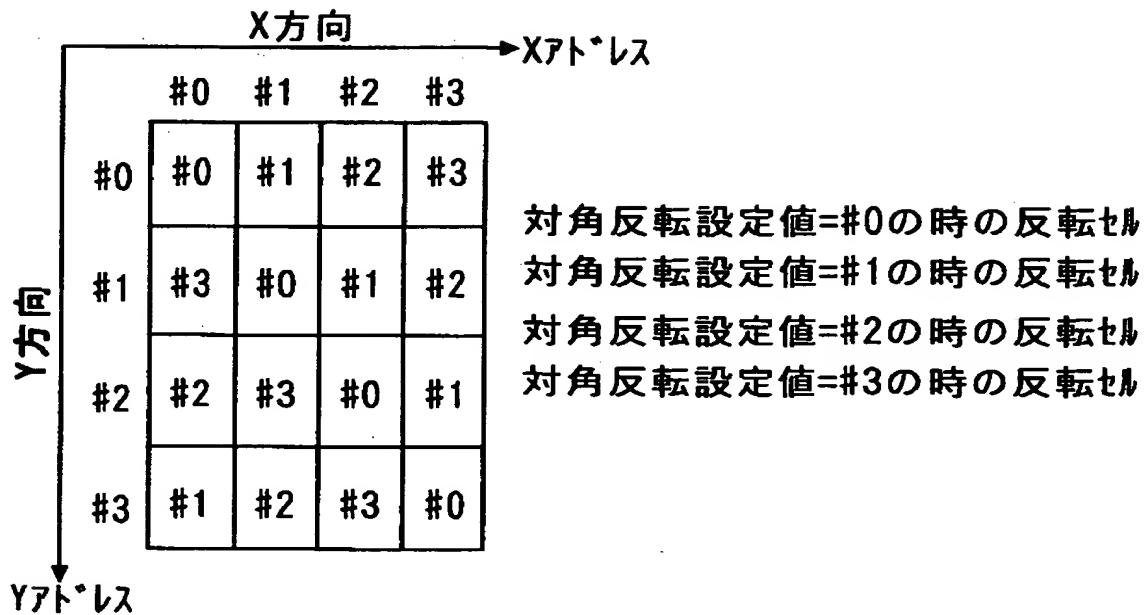
(b)



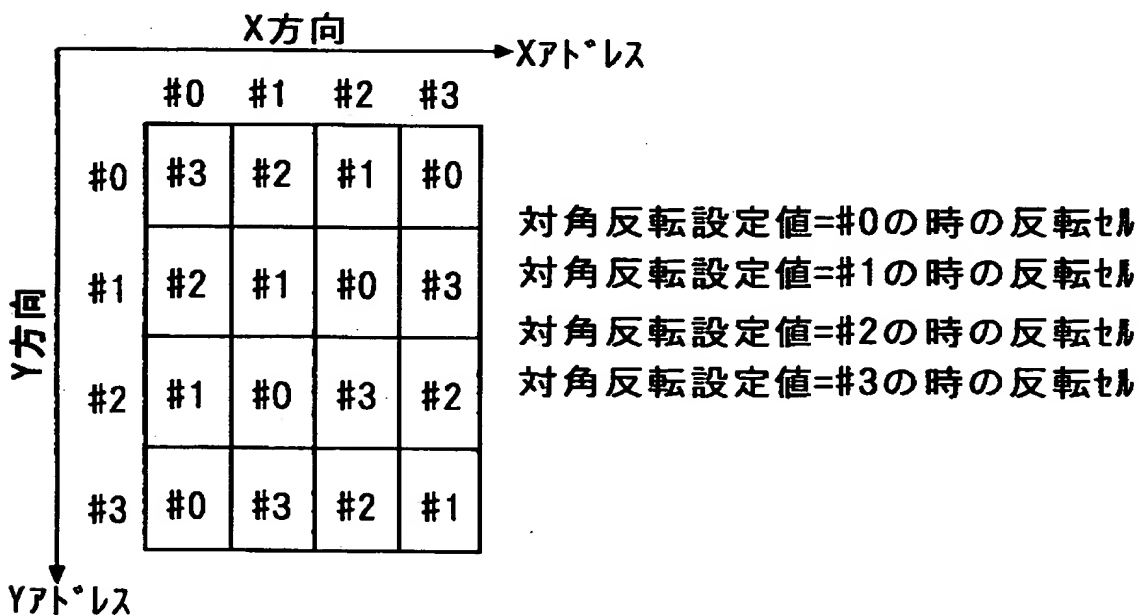
●
【図 3】

【図 3】

(a)



(b)



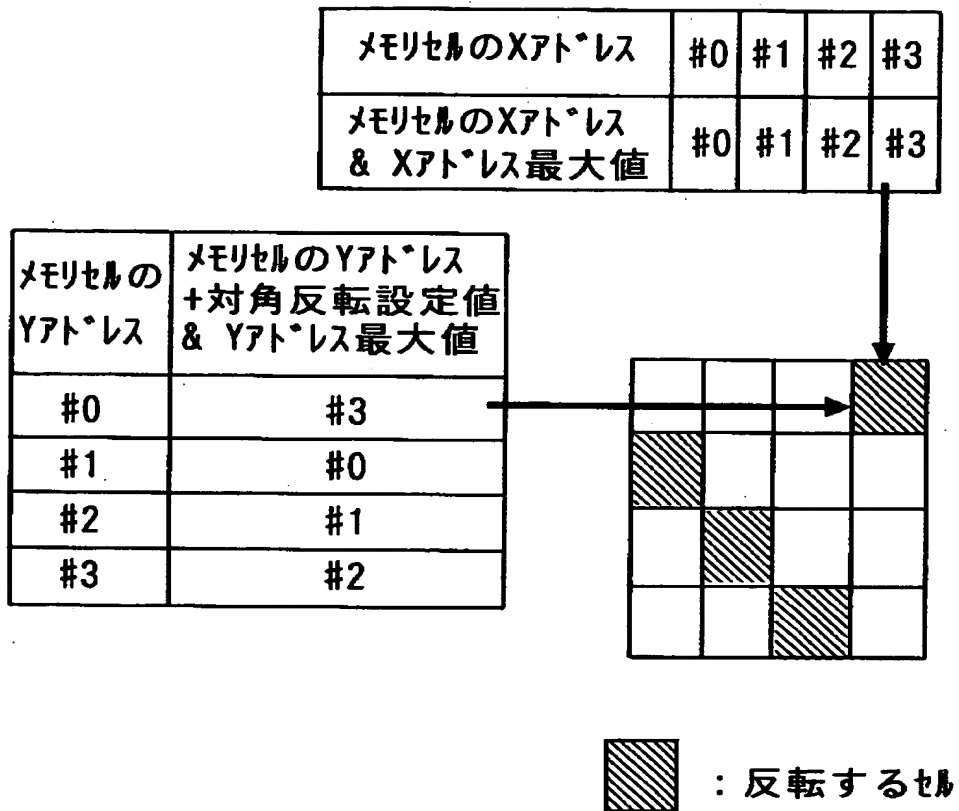
【図 4】

【図 4】

Xアドレス最大値 = #3

Yアドレス最大値 = #3

対角反転設定値 = #3



【図5】

【図5】

Xアドレス最大値= #7

Yアドレス最大値= #3

対角反転設定値= #3

			X				X
X				X			
	X				X		
		X				X	

X : 反転を期待しているセル

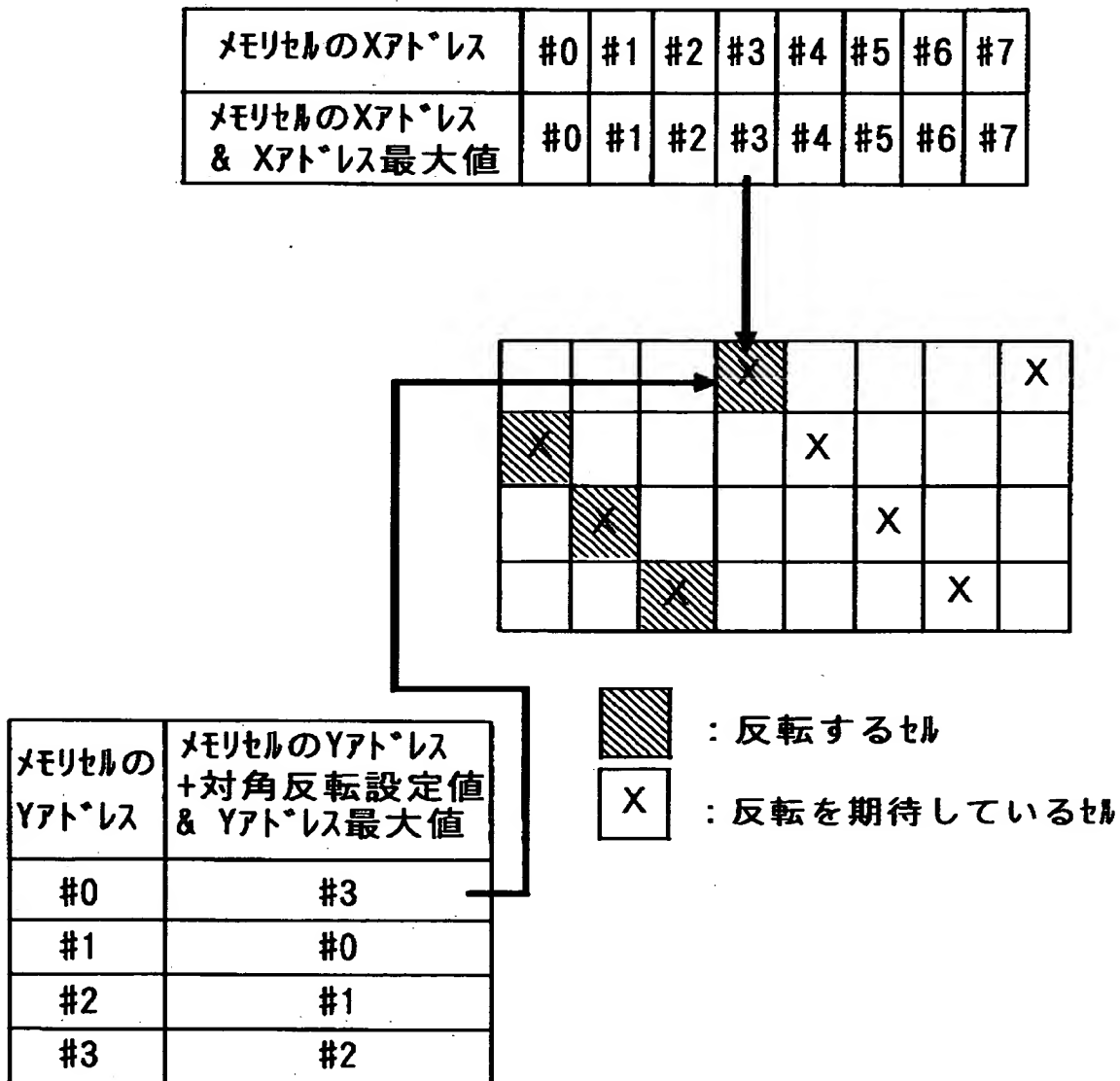
【図 6】

【図 6】

Xアドレス最大値= #7

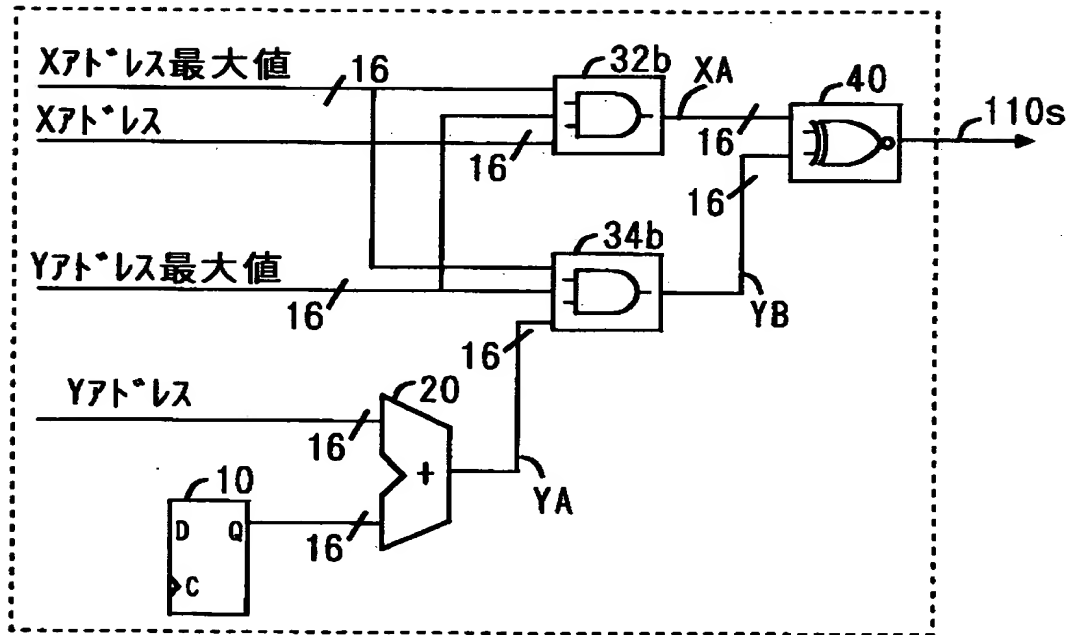
Yアドレス最大値= #3

対角反転設定値= #3



【図 7】

【図 7】



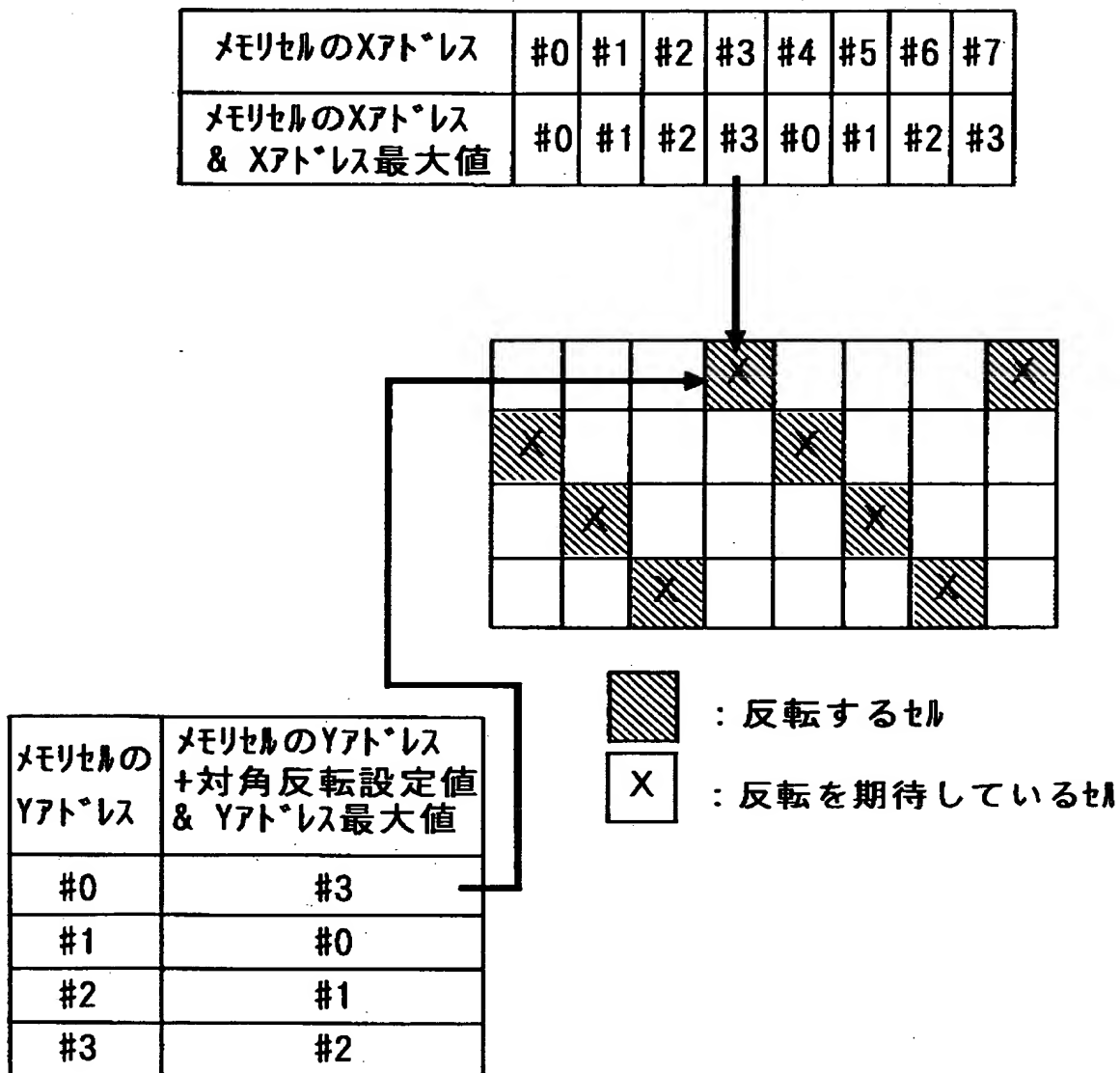
【図8】

【図8】

Xアドレス最大値= #7

Yアドレス最大値= #3

対角反転設定値= #3



【書類名】 要約書

【要約】

【課題】 メモリセルのロウ側と、カラム側との配列数が異なる D U T に対しても、D U T へ供給するアドレス信号に基づいて適正にデータ反転信号を発生して試験実施可能な半導体試験装置を提供する。

【解決手段】 被試験デバイスの格子状配列のメモリセルにおける対角線方向に対するメモリセルを所定に反転して D U T の書込み／読出し試験を実施する半導体試験装置において、X アドレスと Y アドレスのアドレス幅が異なる D U T に対しても対角線方向に対して、意図したメモリセルを所定に反転する制御信号を発生する手段を備えて、D U T の書込み／読出し試験を所定に試験実施可能とする半導体試験装置。

【選択図】 図 8



出 願 人 履 歴 情 報

識別番号 [390005175]

1. 変更年月日 1990年10月15日

[変更理由] 新規登録

住 所 東京都練馬区旭町1丁目32番1号

氏 名 株式会社アドバンテスト